

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-075105
(43)Date of publication of application : 16.03.1999

(51)Int.Cl.

H04N 5/232

(21)Application number : 09-231295
(22)Date of filing : 27.08.1997

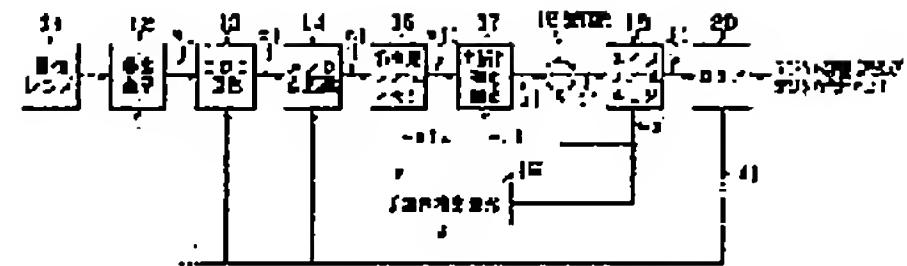
(71)Applicant : TOSHIBA CORP
(72)Inventor : IINUMA HITOSHI

(54) STILL IMAGE CAMERA

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce the effect when a main body has been shaken at exposure for a long time.

SOLUTION: A main frame memory 19 records plural digital image signals received sequentially from a camera-shake correction circuit 17 for a prescribed period and records the sum. When the main frame memory 19 has received digital image signals i1 from an adder circuit 18 for plural prescribed number of times, recorded data are read from the memory 19 as digital image signals j1 and fed to a digital signal processing circuit DSP 20 and recorded data are cleared. A camera-shake detection circuit 16 conducts timing control by a control pulse signal d1 from the DSP 20 and detects a camera shake by comparing the digital image signal h1 recorded in the main frame memory 19 with digital image signals e12 stored in a work frame memory 15 and provides an output of a control signal f1 used to control a mobile position of the camera shake correction circuit 17 to correct the camera shake denoted by the detection result.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-75105

(43) 公開日 平成11年(1999)3月16日

(51) Int.Cl.⁶

H 04 N 5/232

識別記号

F I

H 04 N 5/232

Z

審査請求 未請求 請求項の数 6 O.L (全 6 頁)

(21) 出願番号 特願平9-231295

(22) 出願日 平成9年(1997)8月27日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 飯沼 整

埼玉県深谷市幡羅町1丁目9番2号 株式
会社東芝深谷工場内

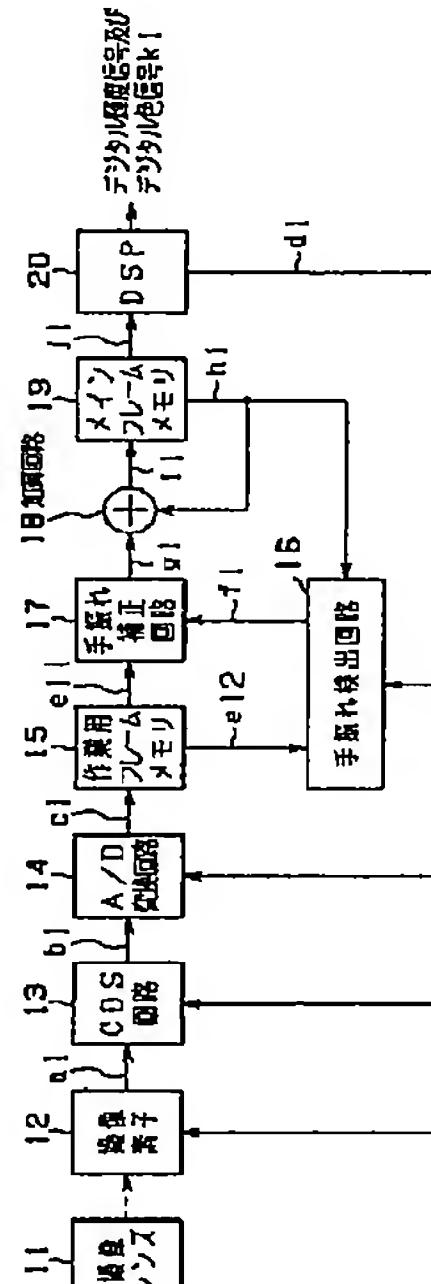
(74) 代理人 弁理士 伊藤 進

(54) 【発明の名称】 静止画カメラ

(57) 【要約】

【課題】長時間露光時に本体が振れた場合の影響を低減する。

【解決手段】メインフレームメモリ19は、手振れ補正回路17から順次供給される複数のデジタル画像信号を所定の期間加算しながら記録するようになっている。メインフレームメモリ19は、加算回路18からのデジタル画像信号i1が所定の複数の回数供給されたら、記録したデータをデジタル画像信号j1としてDSP20に供給するとともに、記録したデータのクリアを行う。手振れ検出回路16は、DSP20からの制御パルス信号d1によりタイミング制御が行われ、メインフレームメモリ19が記録したデジタル画像信号h1と前記作業用フレームメモリ15が記録したデジタル画像信号e1との比較を行うことにより手振れを検出し、この検出結果が示す手振れを補正するように前記手振れ補正回路17の移動位置を制御する制御信号f1を出力する。



【特許請求の範囲】

【請求項1】 露光された画像を順次アナログ画像信号に変換する撮像素子と、この撮像素子からのアナログ画像信号をデジタル画像信号に変換するアナログ/デジタル変換回路と、このアナログ/デジタル変換回路からのデジタル画像信号を1フレーム分記録するとともに、記録したデジタル画像信号の読み出しを行う作業用フレームメモリと、この作業用フレームメモリから読み出されたデジタル画像信号に対して映像信号の重心を移動させる映像移動回路と、この映像移動回路から順次供給されるデジタル画像信号と、自らに記録されたデジタル画像信号を加算して記録するメインフレームメモリと、このメインフレームメモリが記録したデジタル画像信号と前記作業用フレームメモリが記録したデジタル画像信号の比較を行うことにより両信号の重心のずれを検出し、この検出結果が示すずれが補正されるように前記映像移動回路を制御する映像ずれ補正検出回路と、前記メインフレームメモリに記録されたデジタル画像信号に対して所定の信号処理を行いデジタル映像信号を出力するデジタル信号処理回路と、を具備したことを特徴とする静止画カメラ。

【請求項2】 露光された画像を順次アナログ画像信号に変換する撮像素子と、この撮像素子からのアナログ画像信号をデジタル画像信号に変換するアナログ/デジタル変換回路と、このアナログ/デジタル変換回路からのデジタル画像信号を1フレーム分記録するとともに、記録したデジタル画像信号の読み出しを行う作業用フレームメモリと、この作業用フレームメモリから読み出されたデジタル画像信号に対して映像全体の位置を移動させる映像移動回路と、この映像移動回路から順次供給されるデジタル画像信号と、自らに記録されたデジタル画像信号を加算しながら記録するメインフレームメモリと、このメインフレームメモリが記録したデジタル画像信号と前記作業用フレームメモリが記録したデジタル画像信号の比較を行うことにより両信号の映像全体の位置のずれを検出し、この検出結果が示すずれが補正されるよう前に記映像移動回路を制御するずれ補正検出回路と、前記メインフレームメモリに記録されたデジタル画像信号に対して所定の処理を行いデジタル映像信号を出力するデジタル信号処理回路と、を具備したことを特徴とする静止画カメラ。

【請求項3】 露光された画像を順次アナログ画像信号に変換する撮像素子と、この撮像素子からのアナログ画像信号をデジタル画像信号に変換するアナログ/デジタル変換回路と、このアナログ/デジタル変換回路からのデジタル画像信

号を1フレーム分記録するとともに、記録したデジタル画像信号の読み出しを行う作業用フレームメモリと、この作業用フレームメモリから読み出されたデジタル画像信号に対して映像信号の重心を移動させる手振れ補正回路と、この手振れ補正回路から順次供給されるデジタル画像信号と、自らに記録されたデジタル画像信号を加算して記録するメインフレームメモリと、このメインフレームメモリが記録したデジタル画像信号と前記作業用フレームメモリが記録したデジタル画像信号の比較を行うことにより手振れを検出し、この検出結果が示す手振れが補正されるように前記手振れ補正回路を制御する手振れ補正検出回路と、前記メインフレームメモリに記録されたデジタル画像信号に対して所定の処理を行いデジタル映像信号を出力するデジタル信号処理回路と、を具備したことを特徴とする静止画カメラ。

【請求項4】 前記撮像素子が、露光期間を数次分割して露光された画像を読み出すことにより、露光された画像を順次アナログ画像信号に変換することを特徴とする請求項1乃至3のいずれか一つに記載の静止画カメラ。

【請求項5】 前記デジタル信号処理回路が前記メインフレームメモリに記録されたデジタル画像信号に対して色処理を行いデジタル輝度信号及びデジタル色信号を出力することを特徴とする請求項1乃至4のいずれか一つに記載の静止画カメラ。

【請求項6】 前記撮像素子として電荷結合素子を用いたことを特徴とする請求項1乃至5のいずれか一つに記載の静止画カメラ。

30 【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は静止画像の撮像を行い映像信号に変換する静止画カメラに係り、特に長時間露光時に本体が振れた場合の影響を低減することができる静止画カメラに関する。

【0002】

【従来の技術】近年、パソコンコンピュータの普及から静止画像を低コストかつ短時間でパソコンコンピュータに取り込ませることができる静止画カメラが急速に普及してきている。

【0003】図3はこのような従来の静止画カメラを示すブロック図である。

【0004】図3において、符号71は撮像レンズであり、この撮像レンズ71は、被写体からの光を撮像素子72のセンサ部に結像するようになっている。

【0005】撮像素子72は、デジタル信号処理回路(以下、DSPと呼ぶ)75からの制御パルス信号d0により制御され、撮像レンズ71により結像した画像を取り込みアナログ画像信号a0に変換し、相関2重サンプリング回路(以下、CDS回路と呼ぶ)73に供給す

る。

【0006】CDS回路73は、DSP75からの制御パルス信号d0によりタイミング制御が行われ、供給されるアナログ画像信号a0に対してCDS処理を行い、CDS処理されたアナログ画像信号b0をアナログ/デジタル変換回路（以下、A/D変換回路と呼ぶ）74に供給する。A/D変換回路74は、DSP75からの制御パルス信号d0によりタイミング制御が行われ、CDS回路73からのアナログ画像信号b0をデジタル画像信号c0に変換し、DSP75に供給する。DSP75は、撮像素子72、CDS回路73、A/D変換回路74に制御パルス信号d0を供給してタイミング制御を行い、所望のタイミングでA/D変換回路74にデジタル画像信号c0を出力させ、このデジタル画像信号c0に対して色処理を行いデジタル輝度信号及びデジタル色信号g0を作成し出力する。このデジタル輝度信号及びデジタル色信号g0は、エンコーダによりエンコードされアナログビデオ出力として液晶パネルに表示されるとともに、離散コサイン変換回路等を介して変換符号化され記録媒体に記録される。

【0007】図4は図3の撮像素子の動作のタイミングを示す説明図である。

【0008】図4において、撮像素子72上に蓄えられた映像信号は露光期間の後、1度の信号読み出し期間で読み出される。このようにして読み出された映像信号（アナログ画像信号a0）は、図3で説明した信号処理が行われ、デジタル輝度信号及びデジタル色信号g0として出力される。

【0009】ここで、被写体の光量が不足する撮影条件において、ストロボ等の外部光源を使用せず、信号対雑音比のよい画像を得ようとすれば、露光時間を長くしなければならない。

【0010】ところが、このような従来の技術では、露光時間を通して映像信号が撮像素子に蓄積され続けるために、露光時間内に手振れが起きると撮像素子には、振れた映像が蓄積されることになる。この振れは、撮像素子からの信号を読み出した後の後段の処理では補正することができなかった。

【0011】この問題は、フィルムカメラの低速シャッタ使用時に生じる問題と同一である。

【0012】

【発明が解決しようとする課題】上述した従来の静止画カメラでは、露光時間を通して映像信号が撮像素子に蓄積され続けるために、露光時間内に手振れが起きると撮像素子には、振れた映像が蓄積されることになる。この振れは、撮像素子からの信号を読み出した後の後段の処理では補正することができなかった。

【0013】この発明は上記問題点を除去し、長時間露光時に本体が振れた場合の影響を低減することができる静止画カメラの提供を目的とする。

【0014】

【課題を解決するための手段】本発明の静止画カメラは、露光された画像を順次アナログ画像信号に変換する撮像素子と、この撮像素子からのアナログ画像信号をデジタル画像信号に変換するアナログ/デジタル変換回路と、このアナログ/デジタル変換回路からのデジタル画像信号を1フレーム分記録するとともに、記録したデジタル画像信号の読み出しを行う作業用フレームメモリと、この作業用フレームメモリから読み出されたデジタル画像信号に対して映像信号の重心を移動させる映像移動回路と、この映像移動回路から順次供給されるデジタル画像信号と、自らに記録されたデジタル画像信号を加算して記録するメインフレームメモリと、このメインフレームメモリが記録したデジタル画像信号と前記作業用フレームメモリが記録したデジタル画像信号の比較を行うことにより両信号の重心のずれを検出し、この検出結果が示すずれが補正されるように前記映像移動回路を制御する映像ずれ補正検出回路と、前記メインフレームメモリに記録されたデジタル画像信号に対して所定の信号処理を行ってデジタル映像信号を出力するデジタル信号処理回路と、を具備したことを特徴とする。

【0015】

【発明の実施の形態】以下、発明の実施の形態を図面を参照して説明する。

【0016】図1は本発明に係る静止画カメラの発明の実施の形態を示すブロック図である。

【0017】図1において、符号11は撮像レンズであり、この撮像レンズ11は、被写体からの光を撮像素子12のセンサ部に結像するようになっている。

【0018】撮像素子12は、例えば電荷結合素子（以下CCDと呼ぶ）により構成され、デジタル信号処理回路（以下、DSPと呼ぶ）20からの制御パルス信号d1により制御され、撮像レンズ11により結像した画像を取り込みアナログ画像信号a1に変換し、CDS回路13に供給する。この場合、撮像素子12は、露光期間を数次分割して露光された画像を読み出すことにより、露光された画像を順次アナログ画像信号a1に変換する。

【0019】CDS回路13は、DSP20からの制御パルス信号d1によりタイミング制御が行われ、供給されるアナログ画像信号a1に対してCDS処理を行い、CDS処理されたアナログ画像信号b1をアナログ/デジタル変換回路（以下、A/D変換回路と呼ぶ）14に供給する。A/D変換回路14は、DSP20からの制御パルス信号d1によりタイミング制御が行われ、CDS回路13からのアナログ画像信号b1をデジタル画像信号c1に変換し、作業用フレームメモリ15に供給する。

【0020】作業用フレームメモリ15は、A/D変換回路14からのデジタル画像信号c1を1フレーム分記

録するとともに、記録した同一のデジタル画像信号のデータを異なる2回のタイミングで読み出しを行い、初めタイミングで読み出したデジタル画像信号e11を手振れ検出回路16に供給し、次のタイミングで読み出したデジタル画像信号e12を手振れ補正回路17に供給する。

【0021】手振れ補正回路17は、手振れ検出回路16からの補正制御信号f1に基づいて、作業用フレームメモリ15から読み出されたデジタル画像信号e11に対して映像の重心（実質的には映像全体の位置）を移動させることにより手振れ補正されたデジタル画像信号g1を作成して加算回路18に供給する。加算回路18は、手振れ補正回路17からのデジタル画像信号g1とメインフレームメモリ19から読み出されたデジタル画像信号h1との加算を行いデジタル画像信号i1を作成してメインフレームメモリ19に供給する。

【0022】メインフレームメモリ19は、作業用フレームメモリ15がデジタル画像信号e12を読み出すタイミングと同期して記録した画像データをデジタル画像信号h1として読み出すが、このタイミングではデータの書換えは行わない。メインフレームメモリ19は、手振れ補正回路17がデジタル画像信号g1を読み出したタイミングと同期して記録した画像データをデジタル画像信号h1として読み出すとともに、読み出しを行った記録領域に加算回路18からのデジタル画像信号i1の書き込みを行う。これにより、メインフレームメモリ19は、手振れ補正回路17から順次供給される複数のデジタル画像信号を所定の期間加算しながら記録するようになっている。メインフレームメモリ19は、加算回路18からのデジタル画像信号i1が所定の複数の回数（この場合の回数は露光時間により適切な値に設定できる）供給されたら、記録したデータをデジタル画像信号j1としてDSP20に供給するとともに、記録したデータのクリアを行う。

【0023】手振れ検出回路16は、DSP20からの制御パルス信号d1によりタイミング制御が行われ、メインフレームメモリ19が記録したデジタル画像信号h1と前記作業用フレームメモリ15が記録したデジタル画像信号e12との比較を行うことにより、デジタル画像信号h1に対するデジタル画像信号e12の画像の重心位置のずれ（手振れ）量を検出し、そのずれを手ぶれ補正回路17で補正させるために制御信号f1を出力する。

【0024】DSP20は、撮像素子12、CDS回路13、A/D変換回路14、手振れ検出回路16に制御パルス信号d1を供給してタイミング制御を行い、所望のタイミングでメインフレームメモリ19にデジタル画像信号j1を出力させ、このデジタル画像信号j1に対して色処理を行いデジタル輝度信号及びデジタル色信号k1を作成し出力する。デジタル輝度信号及びデジタル

色信号k1は、エンコーダによりエンコードされアナログビデオ出力として例えば液晶パネルに表示されるとともに、離散コサイン変換回路等を介して変換符号化され記録媒体に記録される。

【0025】このような構成により、手振れ補正回路17は、作業用フレームメモリ15から読み出されたデジタル画像信号e11に対して映像の重心を移動させる映像移動回路として動作し、手振れ検出回路16は、メインフレームメモリ19が記録したデジタル画像信号h1と前記作業用フレームメモリ15が記録したデジタル画像信号e12との比較を行うことにより両者の映像重心の位置のずれを検出し、この検出結果が示すずれを補正するように前記映像移動回路としての手振れ補正回路17による画像の移動動作を制御する制御信号を出力する映像ずれ検出回路として動作する。

【0026】図2は図1の撮像素子の動作のタイミングを示す説明図である。

【0027】図2において、撮像素子12の全露光時間を8次の露光期間及び対応する読み出し期間に分割している。8次の露光期間の各期間に対応する出力信号（フレーム）を順番に第1フレーム、第2フレーム…第8フレームとしている。

【0028】以下に構成例の動作をフレーム毎に順に説明する。

【0029】まず、第1フレームのデジタル画像信号は、手振れ検出回路16、手振れ補正回路17及び加算回路18による手振れ補正、加算等の処理が行われず、そのままメインフレームメモリ19に書き込まれる。次に、第2フレームは、まず作業用メモリに書き込まれ、手振れ検出回路16により、メインフレームメモリ19上の第1フレームと比較され、手振れ補正回路17により手振れ補正された（第1フレームに映像の重心が合わせられた）後に、メインフレームメモリ19上の第1フレームと加算され、再度メインフレームメモリ19に書き込まれる。すなわち第nフレームの信号をS_n、手振れ補正された後の第nフレームの信号をS_n(C)とするとき、この時点でメインフレームメモリ19上のデータはS₁+S₂(C)+S₃(C)+S₄(C)+S₅(C)+S₆(C)+S₇(C)+S₈(C)となる。

【0030】このように発明の実施の形態によれば、長時間露光時に本体が振れた場合の影響を低減することができる。静止画カメラを持ちの状態で暗い場所で撮影した映像の画質を向上することができる。また、図1及び図2の説明においては、手振れに対する補正動作について説明したか、手振れと同様のカメラ振れ、例えば走行中の自動車に静止画カメラを設置して撮影するこ

による振れや、静止画カメラを3脚に固定した状態で風により静止画カメラが揺れることによる振れの低減も可能である。

【0031】また、同じ構成により容易に実現できる付加機能について次に説明する。

【0032】半導体の撮像素子について暗電流による白キズ、素地むらといった固定パターンノイズが発生するという問題があり、この問題は長時間露光時や高温での撮影時に特に顕著になる。この固定パターンノイズは、撮影の直前もしくは直後の同じ露光時間での暗時のデータ（メカシャッタが閉じた状態等でのデータ）を撮影したデータから引くことで補正できる。このことから、固定パターンノイズは、図1の発明の実施の形態における加算回路18で暗時のデータを取込んだ時に限りメインフレームメモリ19のデータから引いてメインフレームメモリ19に書込むことで補正できる。

【0033】尚、図1に示した発明の実施の形態では、前記撮像素子として一般性やコストパフォーマンスを考慮して電荷結合素子を用いたが他の撮像素子、例えばエリヤBASIS等を用いてもよい。

【0034】

【発明の効果】本発明によれば、長時間露光時に本体が振れた場合の影響を低減することができるので、静止画*

* カメラを持ちの状態で暗い場所で撮影した場合や、走行中の自動車に静止画カメラを設置して撮影する場合などのカメラ振れが発生した場合に撮像した映像の画質向上することができる。

【図面の簡単な説明】

【図1】本発明に係る静止画カメラの発明の実施の形態を示すブロック図。

【図2】図1の撮像素子の動作のタイミングを示す説明図。

10 【図3】従来の静止画カメラのブロック図。

【図4】図3の撮像素子の動作のタイミングを示す説明図。

【符号の説明】

11 撮像レンズ

12 撮像素子

13 CDS回路

14 A/D変換回路

15 作業用フレームメモリ

16 手振れ検出回路

20 17 手振れ補正回路

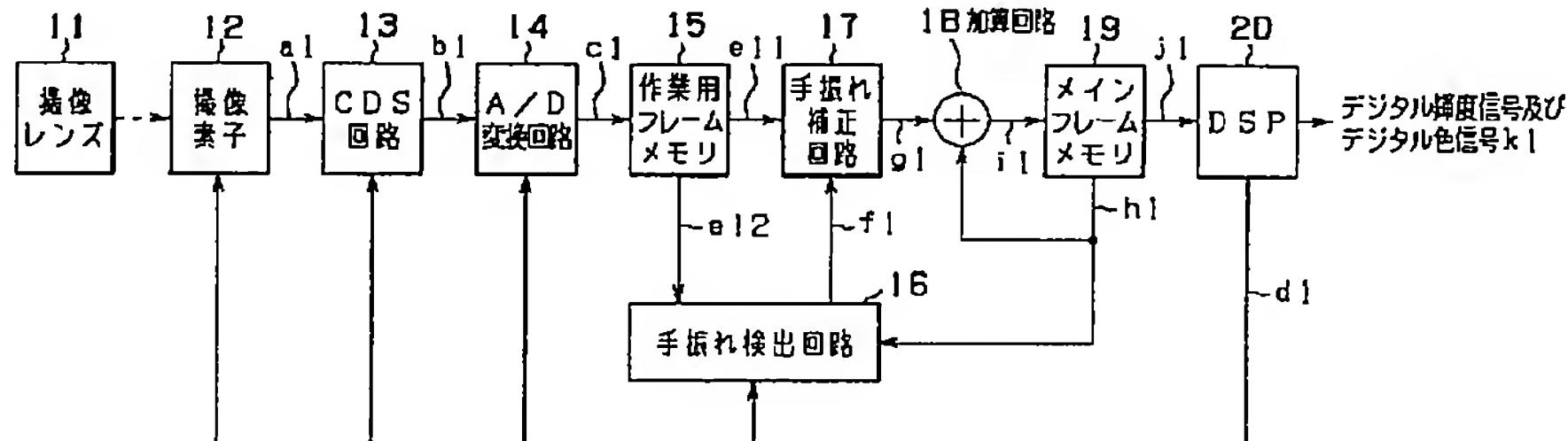
18 加算回路

19 メインフレームメモリ

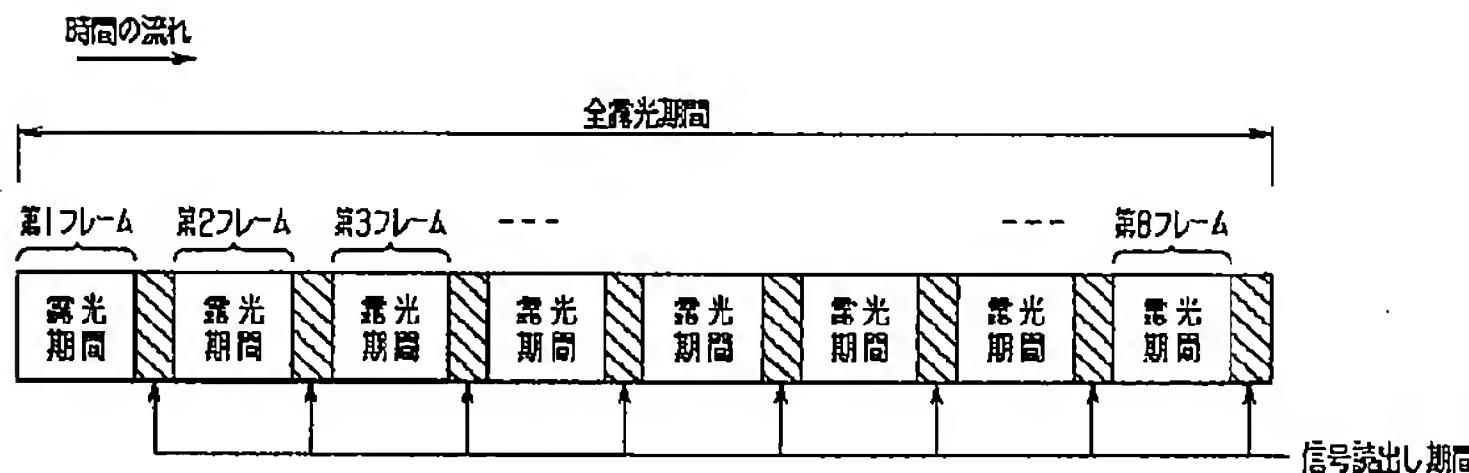
20 DSP

20 17 手振れ補正回路
18 加算回路
19 メインフレームメモリ
20 DSP

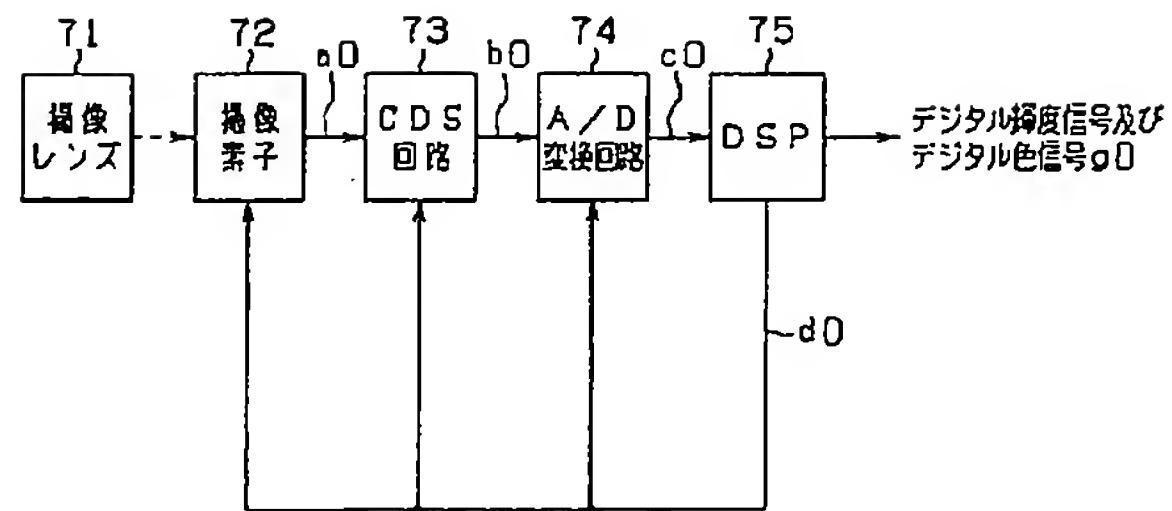
【図1】



【図2】



【図3】



【図4】

